

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-064883

(43)Date of publication of application : 05.03.1999

(51)Int.Cl.

G02F 1/136
H01L 21/20
H01L 29/786
H01L 21/336

(21)Application number : 09-217213

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 12.08.1997

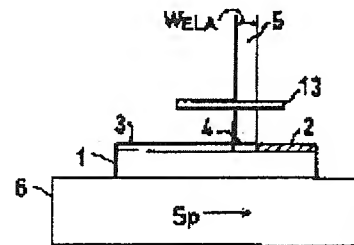
(72)Inventor : SUZUKI KOJI

(54) PRODUCTION OF POLYCRYSTALLINE SEMICONDUCTOR THIN FILM AND MANUFACTURING DEVICE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of a polycrystalline silicon thin film with large crystal grains which attains high performance and high uniformity of a polycrystalline silicon thin film transistor and is excellent in productivity.

SOLUTION: In a method for melting and recrystallizing the silicon thin film by irradiating the amorphous silicon thin film 3 with excimer laser beams 5, temp. gradient in a planar direction in a plane is controlled by inserting a mask 13 on which repetitive patterns are formed into an optical path of the excimer laser beams 5 for irradiating the silicon thin film 3 and irradiating the surface of the silicon thin film 3 with the beams 5, energy of which is modulated by the mask patterns. At the same time, a substrate on which the silicon thin film 3 is formed is successively moved by synchronizing with laser irradiation to form a polycrystal line silicon.



LEGAL STATUS

[Date of request for examination] 30.08.2000

[Date of sending the examiner's decision of rejection] 09.07.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3642546

[Date of registration] 04.02.2005

[Number of appeal against examiner's decision of rejection] 2002-014992

[Date of requesting appeal against examiner's] 08.08.2002

decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-64883

(43) 公開日 平成11年(1999) 3月5日

(51) Int.Cl.⁶

識別記号

F I

G 0 2 F 1/136

5 0 0

C 0 2 F 1/136

5 0 0

H 0 1 L 21/20

H 0 1 L 21/20

29/786

29/78

6 1 8 Z

21/336

6 2 7 C

審査請求 未請求 請求項の数15 O L (全 11 頁)

(21) 出願番号

特願平9-217213

(22) 出願日

平成9年(1997) 8月12日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 鈴木 幸治

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術研究所内

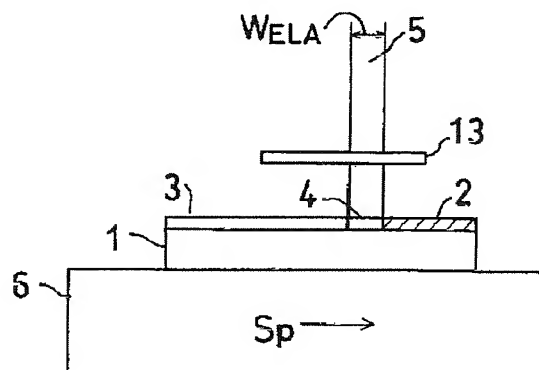
(74) 代理人 弁理士 外川 英明

(54) 【発明の名称】 多結晶半導体薄膜の製造方法および製造装置

(57) 【要約】

【課題】多結晶S i 薄膜トランジスタの高性能化と高均一化を実現する生産性に優れた結晶粒の大きな多結晶S i 薄膜の製造方法を提供することにある。

【解決手段】エキシマレーザービームを非晶質S i 薄膜に照射し、S i 薄膜を熔融再結晶化する方法において、S i 薄膜を照射するエキシマレーザービームの光路に、繰り返しパターンが形成されたマスクを挿入してS i 薄膜面上に照射されるビームをマスクパターンでエネルギーを変調して照射することにより、面内の平面方向の温度勾配を制御すると同時に、S i 薄膜が形成された基板をレーザー照射と同期して順次移動させて多結晶S i を形成する。



【特許請求の範囲】

【請求項1】絶縁基板上に非晶質半導体薄膜を形成する工程と、この半導体薄膜にエネルギービームを照射して前記半導体薄膜を熔融再結晶化する多結晶半導体薄膜の製造方法において、前記エネルギービームの一部が透過する繰り返しパターンが透明板上に形成されたマスクを介して前記エネルギービームを前記半導体薄膜に照射する工程と、前記半導体膜上への前記エネルギービームの照射位置を変えて順次照射して前記多結晶半導体薄膜を成長させる工程とを具備することを特徴とする多結晶半導体薄膜の製造方法。

【請求項2】前記繰り返しパターンとしてストライプ状のパターンを用いたことを特徴とする請求項1に記載の多結晶半導体薄膜の製造方法。

【請求項3】前記非晶質半導体薄膜への複数回のレーザービーム照射後に、前記基板を移動するシーケンスで前記半導体薄膜の多結晶化を行うことを特徴とする請求項2に記載の多結晶半導体薄膜の製造方法。

【請求項4】前記非晶質半導体薄膜への複数回のレーザービーム照射後に、前記基板を第1のピッチで移動する第1のシーケンスで半導体薄膜の多結晶化を行い、複数回前記第1のピッチで前記基板をビーム照射および移動を行った後、前記基板を第2のピッチで移動し、再び前記第1のシーケンスで前記半導体薄膜の多結晶化を行う第2のシーケンスにより多結晶化することを特徴とする請求項2に記載の多結晶半導体薄膜の製造方法。

【請求項5】前記マスクの前記パターンが複数領域に分割されており、各領域に異なるパターンが形成されていることを特徴とする請求項2に記載の多結晶半導体薄膜の製造方法。

【請求項6】複数領域に分割された前記パターンのパターンピッチに対応したピッチで、前記レーザー照射と同期して前記基板を移動して前記多結晶半導体薄膜を形成することを特徴とする請求項5に記載の多結晶半導体薄膜の製造方法。

【請求項7】複数の領域に分割された前記パターンは分割されたパターン間での前記パターンの方向が異なることを特徴とする請求項6に記載の多結晶半導体薄膜の製造方法。

【請求項8】マスクパターンとしてジグザグ状のストライプパターンを用いたことを特徴とする請求項2に記載の多結晶半導体薄膜の製造方法。

【請求項9】前記マスクの各分割領域の前記パターンが、所定のピッチで形成されており、前記レーザー照射後の基板移動において、各分割領域のパターンが位置合わせされて設置され次のレーザー照射を行うことを特徴とする請求項6に記載の多結晶半導体薄膜の製造方法。

【請求項10】前記マスクとして、前記半導体薄膜上に形成された透光性無機材料からなるストライプ状パターンを用いることを特徴とする請求項2に記載の多結晶半

導体薄膜形の製造方法。

【請求項11】絶縁性基板上に形成された非晶質半導体薄膜にエネルギービームを照射して前記半導体薄膜を熔融再結晶化して多結晶半導体薄膜を形成する製造装置において、前記半導体薄膜上に配置され透明板上に前記エネルギービームを遮光するパターンを形成したマスクと、このマスクを保持する手段と、前記マスクにより変調された前記エネルギービームが前記パターンを前記半導体薄膜上で結像させる手段と、前記エネルギービームの照射と同期して前記絶縁性基板を所定のピッチで移動する手段とを有することを特徴とする多結晶半導体薄膜の製造装置。

【請求項12】前記エネルギービームの照射と同期して前記絶縁性基板を2種類以上の所定のピッチで移動する手段を有することを特徴とする請求項11記載の多結晶半導体薄膜の製造装置。

【請求項13】前記マスクを透過したエネルギービームを前記半導体薄膜表面に縮小照射する機構を備えたことを特徴とする請求項11に記載の多結晶半導体薄膜の製造装置。

【請求項14】前記マスクを透過したエネルギービームを前記半導体薄膜表面に等倍照射する機構を備えたことを特徴とする請求項11に記載の多結晶半導体薄膜の製造装置。

【請求項15】前記エネルギービームの照射と同期して前記絶縁性基板を所定のピッチで移動すると同時に、前記絶縁性基板上の合わせパターンを検出する手段と、前記エネルギービームを干渉計により基板と位置合わせを行う手段を有することを特徴とする請求項11に記載の多結晶半導体薄膜の製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示パネルなどに用いられる薄膜トランジスタ用多結晶半導体薄膜の製造方法および製造装置に関する。

【0002】

【従来の技術】液晶表示装置は薄型・軽量であり、低電圧駆動が可能で更にカラー化も容易である等の特徴を有し、近年、パーソナルコンピュータ、ワープロなどの表示装置として利用されている。中でも各画素毎に、スイッチング素子として薄膜トランジスタ(TFT)を設けたいわゆるアクティブマトリックス型液晶表示装置は、多画素にしてもコントラスト、レスポンス等の劣化が少なく、更に、中間調表示も可能であることから、フルカラーテレビや、OA用の表示装置として現在最適な表示方式である。

【0003】このアクティブマトリックス型液晶表示装置は、2枚の平面ガラス基板(アレイ基板、対向基板)と、これら基板間に挟まれた液晶層とからなる基板構成をとっている。具体的には一方のガラス基板、即ち、対

向基板上には、各画素に対応したカラーフィルター配列と、透明電極（対向電極）とが形成されており、他方のアレイ基板には、マトリックス状に配列された透明電極からなる画素電極と、各画素電極にそのソース電極が接続されたTFTが設けられている。TFTのゲート電極は、X方向に設けられたアドレス線に接続され、ドレイン電極はアドレス線と直角方向に設けられたデータ線に接続されている。

【0004】このように構成された液晶表示装置では、所定のタイミングでアドレス線、データ線にそれぞれアドレス信号、データ信号を印加することにより、各画素電極に表示に対応した電圧を選択的に印加することができる。液晶層の配向は、即ち、光透過率は、対向電極と画素電極の電位差で制御でき、これにより任意の表示が可能となる。詳細はT. P. Brodyらの文献（IEEE Trans. on Electron. Devices, Vol. ED-20, Nov., 1973, pp.995-1001）に述べられている。

【0005】従来TFTの半導体材料としては、非晶質Siや多結晶Siなどが用いられているが、特に多結晶Siを用いたアクティブマトリックス型の液晶表示装置では、ゲート線およびデータ線に駆動信号を印加する駆動回路を同一基板内に形成できるため、表示パネルの小型化や配線の接続の高い信頼性が得られるなどの利点がある。

【0006】図14は従来の多結晶Si薄膜を形成する方法を示すもので、ガラス基板1上の非晶質Siをエキシマレーザー9を用いて非晶質Si薄膜をアニール処理し多結晶Siにする方法である。レーザービーム5は均一性を高めるため、ビームホモジナイザー8を経て、光学系7で細長い長尺形状ビーム4に変換され、Si薄膜表面に照射される。非晶質Si3はレーザーエネルギーにより熔融化し、固化する過程で結晶化する。レーザーパルス幅は20-30ナノ秒と短いため基板温度が上昇せずに結晶化できるためガラス基板1を用いることができる。ステージ6を送りピッチSpでスキャンしながらレーザーアニールすることにより基板全面に多結晶Si薄膜2を得ることができる。

【0007】図15(a)は基板1の平面図である。図15(b)はその一部の拡大図である。長尺ビーム4を照射された領域2では多結晶Si薄膜が得られる。しかしSi薄膜の熔融固化現象が極めて速いこと、多結晶Siの成長する初期核が基板内に無数に存在するため、得られる結晶粒は0.2-0.3 μm 程度であった。このため、結晶粒11の境界となる粒界が多数存在し、高いTFT特性を得ることが困難であった。このため、液晶表示装置の基板周辺に一体化形成される駆動回路を低移動度のTFTで設計しなくてはならず、かつ、高速の表示信号を処理するためには複数の並列回路を用いるなど駆動回路領域の面積が大きくなるという問題があった。さらに、高速動作が困難なため、多結晶Si TFT駆動回路

の外側に特殊な結晶Si ICが必要であった。さらに、粒界12は欠陥を多数含んでいるため、TFTのVthのバラツキ要因となり、高精度のアナログ回路を実現することが困難であり、デジタル・アナログコンバータなど液晶表示装置をデジタル駆動するのに必要な回路を形成することができなかった。

【0008】TFT特性の改善のためには結晶粒の大きな多結晶Siの製造方法が必要となるが、図16は照射ビームの光路中5にマスク13を置きSi表面内で面内の温度勾配を作り大粒径化を行う方法である。マスク直下のSi3表面ではビームの回り込みによりマスクエッジより1 μm 程度以下のSi42が熔融するがエネルギーが少ないため、領域44に比べ温度が低く面内で局所的に大きな温度勾配が発生する。この場合、より温度の低い43の部分から固化が始まりここを起点に結晶成長が起こる。従って、図15の場合に比べより大きな粒径が得られるが、以下のような問題があり、実用的ではなかった。すなわち、局所的に温度勾配をつけるため結晶粒はせいぜい1-2 μm 程度しか成長できないこと、また、マスクエッジと垂直の方向のみ粒径が大きく、平行な方向は依然として0.2-0.3 μm の小粒径である。さらに、基板をスキャンして粒径を拡大する場合、基板の送りピッチSpはマスク端が粒界を越えないようにする必要があり、0.5 μm 程度と小さかった。このピッチでたとえば300×400mm基板を前面処理すると、150mm長のビームを用いたとしても、300Hzのレーザー発振で、約90分を要する。このため、大面積基板で全面処理する場合、多大な時間がかかり製造に適さないという問題があった。

【0009】このため、多結晶Si TFTによる駆動回路内蔵型の液晶パネルは、投射型の液晶表示装置など、対角1-3インチ程度の高速度動作が必要でない小型液晶パネルに限られ、これ以上大型のものへの適用は困難であった。

【0010】

【発明が解決しようとする課題】上述の如く、従来の多結晶Si薄膜の形成方法では、生産性を高めると大きな粒径が得られず、また粒径を大きくすると生産性が著しく低下するという問題があった。このため、大型高精細液晶表示装置を多結晶Si TFTで駆動回路を内蔵することは極めて困難であった。

【0011】本発明は、上記事情を考慮してなされたもので、その第1の目的とするところは、大きな粒径の多結晶Si薄膜を高い生産性で製造できる多結晶半導体薄膜の製造方法を提供するものであり、また第2の目的とするところは多結晶Si TFTの性能を向上させ、駆動回路の高速化および液晶表示装置の大型化・高精細化を実現する多結晶半導体薄膜の製造装置を提供するものである。

【0012】

【課題を解決するための手段】上記問題点を解決するために、請求項1は、絶縁基板上に非晶質半導体薄膜を形成する工程と、この半導体薄膜にエネルギービームを照射して前記半導体薄膜を熔融再結晶化する多結晶半導体薄膜の製造方法において、前記エネルギービームの一部が透過する繰返しパターンが透明板上に形成されたマスクを介して前記エネルギービームを前記半導体薄膜に照射する工程と、前記半導体膜上への前記エネルギービームの照射位置を変えて順次照射して前記多結晶半導体薄膜を成長させる工程とを具備することを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0013】請求項2は、請求項1において、前記繰返しパターンとしてストライプ状のパターンを用いたことを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0014】請求項3は、請求項2において、前記非晶質半導体薄膜への複数回のレーザービーム照射後に、前記基板を移動するシーケンスで前記半導体薄膜の多結晶化を行うことを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0015】請求項4は、請求項2において、前記非晶質半導体薄膜への複数回のレーザービーム照射後に、前記基板を第1のピッチで移動する第1のシーケンスで半導体薄膜の多結晶化を行い、複数回前記第1のピッチで前記基板をビーム照射および移動を行った後、前記基板を第2のピッチで移動し、再び前記第1のシーケンスで前記半導体薄膜の多結晶化を行う第2のシーケンスにより多結晶化することを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0016】請求項5は、請求項2において、前記マスクの前記パターンが複数領域に分割されており、各領域に異なるパターンが形成されていることを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0017】請求項6は、請求項5において、複数領域に分割された前記パターンのパターンピッチに対応したピッチで、前記レーザー照射と同期して前記基板を移動して前記多結晶半導体薄膜を形成することを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0018】請求項7は、請求項6において、複数の領域に分割された前記パターンは分割されたパターン間での前記パターンの方向が異なることを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0019】請求項8は、請求項2において、マスクパターンとしてジグザグ状のストライプパターンを用いたことを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0020】請求項9は、請求項2において、複数領域に分割された前記マスクのパターンが、所定のピッチで形成されており、レーザー照射後の基板移動において、各分割領域のパターンが位置合わせされて設置され次の

レーザー照射を行うことを特徴とする多結晶半導体薄膜の製造方法を提供するものである。

【0021】請求項10は、請求項2において、前記マスクとして、前記半導体薄膜上に形成された透光性無機材料からなるストライプ状パターンを用いることを特徴とする多結晶半導体薄膜形の製造方法。

【0022】請求項11は、絶縁性基板上に形成された非晶質半導体薄膜にエネルギービームを照射して前記半導体薄膜を熔融再結晶化して多結晶半導体薄膜を形成する製造装置において、前記半導体薄膜上に配置され透明板上に前記エネルギービームを遮光するパターンを形成したマスクと、このマスクを保持する手段と、前記マスクにより変調された前記エネルギービームが前記パターンを前記半導体薄膜上で結像させる手段と、前記エネルギービームの照射と同期して前記絶縁性基板を所定のピッチで移動する手段とを有することを特徴とする多結晶半導体薄膜の製造装置を提供するものである。

【0023】請求項12は、請求項11において、前記エネルギービームの照射と同期して前記絶縁性基板を2種類以上の所定のピッチで移動する手段を有することを特徴とする多結晶半導体薄膜の製造装置を提供するものである。

【0024】請求項13は、請求項11において、前記マスクを透過したエネルギービームを前記半導体薄膜表面に縮小照射する機構を備えたことを特徴とする多結晶半導体薄膜の製造装置を提供するものである。

【0025】請求項14は、請求項11において、前記マスクを透過したエネルギービームを前記半導体薄膜表面に等倍照射する機構を備えたことを特徴とする多結晶半導体薄膜の製造装置を提供するものである。

【0026】請求項15は、請求項11において、前記エネルギービームの照射と同期して前記絶縁性基板を所定のピッチで移動すると同時に、前記絶縁性基板との合わせパターンを検出する手段と、前記エネルギービームを干渉計により基板と位置合わせを行う手段を有することを特徴とする多結晶半導体薄膜の製造装置を提供するものである。

【0027】

【発明の実施の形態】本発明の骨子は、エキシマレーザーアニールにより多結晶Si薄膜を形成する方法において、Si薄膜を照射するレーザービームの光路中に、繰返しパターンを形成したマスクを挿入し、マスクパターンイメージでSi表面にレーザー照射を行うと同時に、レーザー照射と同期して基板を所定のピッチで送ることにより、高速でかつ大粒径を得るものである。マスクの繰返しパターンピッチおよび基板の送りピッチは複数の組み合わせが可能で、それぞれ目的とするTFT特性に対応した多結晶の粒径サイズに応じて選択できる。

【0028】上述した構成によって、基板内で同時に多

数箇所でもマスクパターンに応じた結晶核を形成し、さらに粒径を拡大することも可能である。レーザービーム照射領域で同時に核発生と結晶化が制御できるため高い生産性を有し、かつ高性能なTFTが得られ、高速動作可能な駆動回路が実現できる。さらに、欠陥の減少により、TFTの V_{th} も均一となり、動作電圧の低減や、高性能なアナログ回路、デジタル・アナログコンバータなどが実現できる。このため、従来の小型液晶表示装置のみならず、大型・高精細液晶表示装置も実現でき、さらに低電力化、狭額縁化が実現できる。

【0029】

【実施例】

（実施例1）図1は、本発明による多結晶Si薄膜の形成方法の実施例1を示す図である。図1においてステージ6上に、大きさ $300 \times 400 \text{ mm}$ 、厚さ 1.1 mm のガラス基板1を設置し、基板1上の厚さ 50 nm の非晶質Si薄膜3にXeClレーザービーム5をマスク13を介して照射する。基板ステージ6は図中に示された方向にピッチSpで送られ、Siのアニール領域4は順次移動する。ここで、ビーム幅WELAは 0.5 mm 、長さ（紙面の奥行方向） 100 mm である。基板の送りピッチは $50 \mu\text{m}$ であり、Si薄膜はレーザー照射を10回受ける。マスク13は基板の上方向 0.5 mm の位置に設置され、レーザービーム5とともに固定されている。ビームは基板端で折り返し別の非照射領域を照射する。レーザーは 300 Hz で発振しており、1照射毎に基板がピッチSpで送られるので、基板全面を処理する時間はわずか80秒である。これに対して、図14で説明した方法では、同一の基板を全面処理するのに約5000秒を必要としたことから、本実施例が量産性に適していることが分かった。

【0030】図2はマスク13のパターンを示すものであり、石英基板上にCr膜でストライプ状のパターン22が形成されている。パターン22（ビーム不透過領域）の幅WBは $1.5 \mu\text{m}$ 、透過領域21の幅WLは $1 \mu\text{m}$ である。レーザービーム5はストライプパターンと平行の方向で照射した。図2に得られた多結晶Siの粒径をマスクパターンとの関係で示してある。ストライプパターンの方向と垂直の方向に長さ $1.2 - 1.3 \mu\text{m}$ 、平行の方向に $0.3 \mu\text{m}$ の大きさの結晶粒が得られた。

【0031】このように大きな粒径がえられたのは、レーザービーム照射時にSi薄膜面内で温度が不均一となり、熔融Si層の温度の低い部分43から結晶化が始まり、結晶が温度の高い領域44に伸びたためであると解釈できる。図3に示すようにマスクでビームが遮蔽された領域の中心43が最も温度が低く、この部分も熔融状態に成る程度のエネルギーを照射することにより固化を領域43からはじめることができる。

【0032】ストライプパターンWBの大きさはあまり

大きいと中央部43が熔融しないので $3 \mu\text{m}$ 程度以下がよい。また、透過部WLの大きさは、広すぎると中央部で結晶化が独立に始まるので $3 \mu\text{m}$ 程度以下がよい。レーザー照射回数は本実施例では10回としたが、回数が多い程均一性を向上できるため、処理時間が許せる限り多いほうがよい。このほか、多数回照射した場合、マスク欠陥の影響を軽減する効果がある。

【0033】また、本実施例では基板直上にマスクを配置するいわゆるプロキシミティ方式で行ったが、マスクと基板間に投影光学系を挿入して行っても良い。この場合は、縮小投影も可能なため、微細パターンを用いる本発明では制御性がさらに上がる。また、マスク欠陥などに対しても信頼性が向上する。図4は本実施例で作成した多結晶Si薄膜を用いてTFTを試作し、その移動度を評価したものである。TFTのチャンネル長は $10 \mu\text{m}$ 、幅は $3 \mu\text{m}$ である。アニール時のレーザーマスクパターンとTFTの電流の流れる方向で特性が異なる。図4中の40は、図5に示す如くTFTの電流方向が結晶粒の長手方向と平行の場合（12ストライプパターンの方向は結晶の形状を示す）であり、41は垂直にTFTを配置した結果である。42は比較のため、マスクを用いず従来法でレーザーアニールして多結晶Siを形成した場合である。マスクの透過領域はWLの増大とともに特性が低下するが、これは、チャンネルに含まれる結晶粒が多くなること、マスクエッジ以外の結晶粒は $0.3 \mu\text{m}$ 程と小さいためである。結晶粒の長手方向が電流路と成るように配置した場合は当然電流路に存在する粒界の数が少ないため特性がよくなるものと解釈される。いずれも、従来法よりはTFT特性が改善されている。しかし、本実施例では、TFTの電流路はストライプパターンと垂直の方向が望ましい。

【0034】（実施例2）以下の実施例は、実施例1と異なる部分を中心に説明することとし、同一部分は同一番号を付し、その詳しい説明を省略する。

【0035】図6は、本発明による多結晶Si薄膜の形成方法の実施例2を示す図である。本実施例ではレーザービームのマスク13を2つの領域61、62に分け、領域62ではパターンなし（全面透過）、領域61にはストライプパターンを形成して置く。レーザービームの短尺方向の幅WELAが2つの領域を同時に照射するような配置でSi薄膜にレーザー照射を行う。領域61では実施例1と同様な結晶化が行えるが、領域62では従来と同じ照射法となり、結晶粒の拡大は望めない。しかし、基板のスキャン方向を図中に示す方向（Sp→）とする事により、非晶質Siにはまず領域62のビームが照射され、小さな粒径の結晶化が行われる。しかる後に、ストライプパターンにより、大きな粒径が得られる。ストライプパターンで粒径成長を行う場合、あらかじめSi薄膜を多結晶化しておくことにより、安定に粒径拡大が行えるようになる。即ち、照射回数を少なくし

でも大きな粒径が得られる。これは、スキャンピッチを大きくできるため、処理時間の短縮が図れる。本実施例では、実施例1と同じパターンを領域61を用いて、送りピッチを $100\mu\text{m}$ （ビーム幅 $500\mu\text{m}$ 、領域61は $300\mu\text{m}$ 、領域62は $200\mu\text{m}$ ）としても良好な結晶を得ることができた。同じ大きさの基板で処理時間は、40秒であった。

【0036】このような処理は実施例1の場合で、あらかじめマスクなしで全面をレーザーアニールにより多結晶化して、しかる後マスク照射アニールを実施しても良い。本実施例では、1回の処理で多結晶化と粒径拡大結晶化が行える。その他の効果は実施例1と同様であった。

【0037】（実施例3）図7は、本発明による多結晶Si薄膜の形成方法の実施例3を示す図である。本実施例では、レーザービームのマスク13をピッチMpの複数列領域70、71、72、73、...で構成する。領域70はパターンなしの透過領域、領域71、72、...はWB = $2\mu\text{m}$ 、WL = $2\mu\text{m}$ のストライプパターンとし、領域72は領域71のストライプパターンを角度 θ 傾けたパターンとする。照射条件は、レーザー発振周波数300Hz、ビーム幅 $800\mu\text{m} \times 100\text{mm}$ 、基板送りピッチSpは $160\mu\text{m}$ とする。マスクのパターンピッチMpは $160\mu\text{m}$ で、ビーム幅を5分割した。最初の2領域は領域70のパターンなし領域、そして、71、72（ $\theta = 45^\circ$ ）、73のパターンが続く。照射と基板送りのタイミングは、5回照射した後基板を $160\mu\text{m}$ 送る。従って、Si薄膜は、各パターンでそれぞれ5回照射され、5種類のパターン領域で照射されるため、総数25回の照射となる。

【0038】この場合得られた多結晶Siの粒径状態を図8に示す。パターン70では図に示していないが粒径 $0.3\mu\text{m}$ の多結晶Siとなった。領域71では長さ $2\mu\text{m}$ 、幅 $0.3\mu\text{m}$ の粒径となった。パターン72の領域では、スキャン方向と 45° の方向に長さ $2\mu\text{m}$ 、幅 $0.45\mu\text{m}$ の結晶粒となり、最後の領域73ではスキャン方向に長さ $2\mu\text{m}$ 幅 $0.6\mu\text{m}$ の結晶粒が得られた。 $300 \times 400\text{mm}$ 基板全面を処理するのに要した時間は125秒であった。

【0039】この粒径拡大は、図中に示すように、パターン72ではパターン71の粒径幅82を結晶核として結晶が成長したためと考えられる。ここで、81は領域71での結晶粒の短手方向、83は領域73での結晶粒の短手方向である。領域72のパターンの傾きは、本実施例では 45° としたが、 θ が小さいほど結晶粒幅の拡大は大きくなるが、同時に粒幅の小さい結晶粒も発生する頻度が多くなるため、 $0 \sim 60^\circ$ の範囲が望ましい。

【0040】（実施例4）図9は、本発明による多結晶Si薄膜の形成方法の実施例4を示す図である。本実施例ではレーザービームマスク13をピッチMpの複数列

ブロックに分割してある。領域90はパターンなし、領域91は直径C1の円パターンが基板スキャン方向にピッチdp1で、その垂直方向にピッチdp2で配置されている。領域92、93、...では配置ピッチは領域91同じであるが円パターンの直径がそれぞれ、C2、C3、...となっている。マスクは5対1の縮小露光で基板Si面に照射されるように配置されている。本実施例では、照射面（Si表面）の寸法で換算すると、Mpは $500\mu\text{m}$ 、dp1、dp2は $10\mu\text{m}$ 、C1、C2、C3、...の直径はそれぞれ、 $1\mu\text{m}$ 、 $2\mu\text{m}$ 、 $3\mu\text{m}$ 、...となり、最終パターンは領域97に示すようなパターンである。照射面でのレーザービームの大きさは、長さ 20mm 、幅 7mm である。レーザー照射条件は、発振周波数300Hz、基板送りピッチは $500\mu\text{m}$ で、基板送りは照射5回後に行く。また、基板送りと同時に、核領域の円パターンの中心が一致する様位置合わせを行う。精度は $\pm 0.3\mu\text{m}$ で行った。

【0041】図10は各領域の照射後の多結晶Siの粒径状態を示す平面図である。領域90は図示されていないが、大きさ $0.3\mu\text{m}$ の粒径となっている。領域91では直径 $1.5\mu\text{m}$ の大きな粒径101がマスクパターンに対応して形成され、それ以外は、大きさ $0.3\mu\text{m}$ の小さな粒径の結晶100がランダムに形成される。領域92では、領域91で形成された大きな粒径の結晶粒102がさらに拡大し直径 $2.5\mu\text{m}$ に成長し、それ以外の領域は小さな粒径の結晶粒100が存在する。領域93では大きな粒径103が形成される。このように、順次粒径が拡大し、最終の領域99では長さ $10\mu\text{m}$ の正方形に近い結晶粒109が $10\mu\text{m}$ ピッチで形成される。

【0042】 $300 \times 400\text{mm}$ 基板を処理するのに要する時間は200秒であった。本実施例では、パターンの縮小照射を行っているが、等倍パターンでプロキシミティ照射を行っても良い。ただし、パターンの精度が落ちること、欠陥などによる、初期核形成が良好に行われない場合もあるため、領域91は複数ブロック設けたほうがよい。本方式では、パターンの高精度合わせが必要となるが、任意の大きさの結晶粒を形成する事が可能となる。また、パターンは円形状に限らず、矩形でもよい。照射回数および、各領域のパターンの大きさはレーザー出力の安定性、結晶粒の均一性などから決めれば良く本実施例に限定されるものではない。

【0043】（実施例5）図11は、本発明による多結晶Si薄膜の形成方法の実施例5を示す図である。

【0044】本実施例で用いるマスク13のパターンを遮光領域幅WB、透過光領域WLのストライプパターンである（図11(a)）。実施例では、WBを $5\mu\text{m}$ 、WLを $1\mu\text{m}$ とした。本実施例では、レーザービームの3回照射ごとに基板のピッチSp1を $0.5\mu\text{m}$ ずつ送る。レーザービーム幅WELAは長さ 100mm 、幅 50

0 μm であり、レーザービーム幅に対応した長さにわたって前記ストライプパターンが繰り返されている。基板の送り長さがパターンWB、即ち5 μm を越えた場合は、基板をレーザービーム幅500 μm 送る(Sp2)。なお、基板はあらかじめ従来の方法で小さな結晶粒を形成しておくことが望ましい。本実施例では、基板(300×400mm)前面を処理するのに要する時間は240秒であった。

【0045】図11(a)のマスクによって得られた結晶粒の平面図を図11(b)に示す。長さ7 μm 、幅0.3 μm の結晶粒11が得られた。なお、本実施例では、図11(c)に示すごとくTFT112のチャンネル方向(電流の流れる方向)を基板送りの方向とする事により、これと垂直方向に配置されたTFTに比べ2倍の移動度250 (cm^2/Vs)を得た。この際のTFTのチャンネル長は5 μm 、幅は3 μm とした。

【0046】(実施例6)図12は、本発明による多結晶Si薄膜の形成方法の実施例6を示す図である。

【0047】本実施例のマスクパターン13は図12(a)に示すように、レーザー光の透過するストライプパターンをジグザグ状に形成したものである。光の透過する領域の幅W1は3 μm 、不透過領域幅は10 μm 、ジグザグのピッチYは6 μm 、また、パターンの基板スキャン方向となす角度 $\theta 1$ 、 $\theta 2$ はともに45度とした。レーザービームの大きさは長さ100mm、幅WELA 500 μm で、マスクパターンはビーム幅と同じ500 μm にわたって繰り返し形成されている。レーザー照射方法は、3回照射した後、基板ピッチSp1を0.8 μm でスキャンする方法で、基板のトータル送り距離が(Wb+Y)となるまで繰り返す。本実施例では、Sp1による送りが(10+6)=16 μm まで繰り返す。即ち、送り回数は20回である。この間の照射回数は20×3=60照射である。しかる後、マスクパターン幅500 μm の基板送り(Sp2)を行い、同様な照射を繰り返す。レーザー発振は300Hzであり、300×400mm基板の全面処理に要する時間は、160秒であった。

【0048】本実施例で得られる結晶粒の形状を示したのが図12(b)～(d)である。図12(b)は最初の照射で得られる結晶粒の形状を示すもので、ジグザグの頂点では約2 μm の角の取れた矩形状の粒径123aが得られ、他はマスクパターンに沿って長さ2 μm 幅0.3 μm の細長い粒径122が得られる。この状態で最初の基板送りを行いレーザー照射した場合は、図12(b)の123bに示す位置まで各結晶粒が成長するが、頂点の粒径は122の位置の結晶核から成長を続け、かつ矩形に近い形状で成長する。図12(c)はさらに結晶が成長した状態を示すが、122からスタート結晶成長により大きな粒径に変化する。最終状態を示したのが図12(d)であり、幅(d)13 μm 、長さY(6 μm

m)のくの字型の粒径が得られる。本実施例では θ を45度としたが、これに限定されるものではない。ただし、0および90度に近づくにつれ、スキャンSp1のトータル送り距離が長くなる。このため、実用的には θ は20～70度の範囲が望ましい。

【0049】(実施例7)図13は、本発明による多結晶Si薄膜の形成方法の実施例7を示す図である。本実施例では、照射レーザービームのマスクとして、Si薄膜表面に形成した酸化膜を用いている。図13(a)に示すように、ガラス基板上の膜厚50nmの非晶質Si薄膜上に膜厚100nmの酸化膜を成膜する。しかるのち、酸化膜132を幅Wa、酸化膜パターンスペース131を幅Wsでパターンニング・加工する。酸化膜自体はエキシマレーザー光(本実施例ではXeClレーザー)を透過する。本実施例では、Si薄膜に吸収されたエネルギーの熱放散状態が酸化膜パターンの有無により異なり、酸化膜で覆われた領域のSi薄膜の熱伝導が高いため、より温度の低下が速くなることを利用してSi薄膜平面内での温度勾配を実現している(図13(b))。

【0050】この実施例では、酸化膜幅Waを1.5 μm 、酸化膜パターンのスペースを1 μm とし、300×400mm基板全面に形成した。レーザービームは、長さ200mm、幅WELA 300 μm である。レーザーは300Hzで発振させ、各レーザー照射ごとに基板をピッチSpで送る。Spは15 μm である。基板前面を処理するのに要した時間は130秒である。

【0051】この時得られた粒径状態を図13(c)に示すが、粒径は基板のスキャン方向に1～1.5 μm 、粒径幅0.3 μm であった。酸化膜131はレーザーアニール処理後にエッチング除去すればよい。粒径の均一性を確保するためには、実施例1と同じく、Wa、Wsは3 μm 以下にするのが望ましいが、TFTのチャンネル領域の一部でも大きな粒径の結晶が存在することにより、TFT特性を改善できるので10 μm 程度以下のWa、Wsであれば効果が認められる。特に、酸化膜はレーザー光を透過するため、酸化膜下のSiも溶融結晶化させることができ、酸化膜幅Wsを特に微細にする必要はない。ただし、TFTのチャンネル方向はストライプパターンと垂直の方向に設置する事が望ましい。TFTのチャンネル方向は一般的に、基板の長手方向に平行もしくは垂直に形成され、かつ一方に設定することは実用状は困難である。この場合は、ストライプパターンの方向を基板の長手方向から角度 θ 傾けておけば、いずれの方向に配置されたTFTでも均等な特性が得られる。 θ としては、実用上30～60度の範囲であればTFTの方向による特性の異方性の問題はない。

【0052】なお、本発明は上述した実施例に限定されるものではない。例えば、長尺レーザービームである必然性はなく、矩形ビームを用いても良い。なお、実施例では記載していないが、照射雰囲気は真空でも窒素ある

いは空気雰囲気でもよい。また、ガラス基板は加熱する必要はないが、基板加熱を行うことにより結晶化の時間を長くする事ができ結晶粒の大きさを改善するのに有効である。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

【0053】

【発明の効果】以上詳述したように本発明によれば、大きな結晶粒の多結晶Si薄膜を生産性を向上しつつ形成することができる。このため、TFTの特性向上および均一化が実現でき、駆動回路一体型の液晶表示装置に応用した場合は、より高速な駆動回路を比較的少ない並列数で実現でき、額縁領域のより小さな装置を実現できる。さらに、TFTのしきい値電圧のバラツキも減り、小さな値を実現できるため、駆動電圧の低減化が可能となり、より消費電力の小さな液晶表示装置が実現できる。

【図面の簡単な説明】

【図1】本発明による多結晶Si薄膜形成方法の実施例1を示す図。

【図2】本発明による多結晶Si薄膜形成方法の実施例1を示す図。

【図3】本発明による多結晶Si薄膜形成方法の実施例1を示す図。

【図4】本発明による多結晶Si薄膜形成方法の実施例1を示す図。

【図5】本発明による多結晶Si薄膜形成方法の実施例2を示す図。

【図6】本発明による多結晶Si薄膜形成方法の実施例

2を示す図。

【図7】本発明による多結晶Si薄膜形成方法の実施例3を示す図。

【図8】本発明による多結晶Si薄膜形成方法の実施例3を示す図。

【図9】本発明による多結晶Si薄膜形成方法の実施例4を示す図。

【図10】本発明による多結晶Si薄膜形成方法の実施例4を示す図。

【図11】本発明による多結晶Si薄膜形成方法の実施例5を示す図。

【図12】本発明による多結晶Si薄膜形成方法の実施例6を示す図。

【図13】本発明による多結晶Si薄膜形成方法の実施例7を示す図。

【図14】従来の多結晶Si薄膜形成方法を示す図。

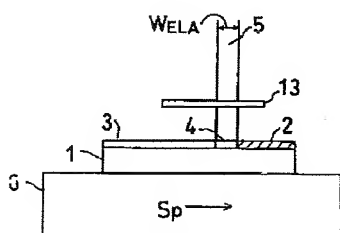
【図15】従来の多結晶Si薄膜形成方法を示す図。

【図16】従来の多結晶Si薄膜形成方法を示す図。

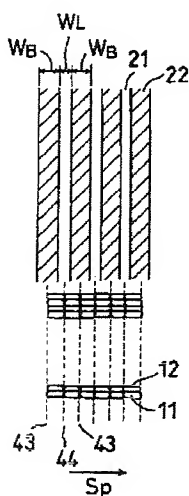
【符号の説明】

1. ガラス基板、2. 多結晶Si薄膜、3. 非晶質Si薄膜、4. レーザービーム照射面、5. レーザービーム、6. 基板ステージ、7. 光学形、8. ビームホモジナイザー、9. エキシマレーザー、11. 結晶粒、12. 粒界、13. マスク、35. 36. 多結晶Si TFT、31. 多結晶Siパターン、32. ゲート電極、33. ソース電極、34. ドレイン電極、

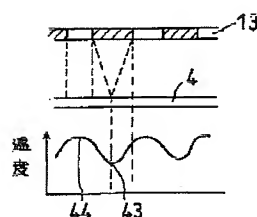
【図1】



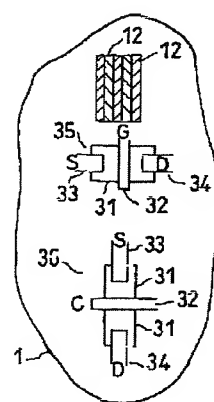
【図2】



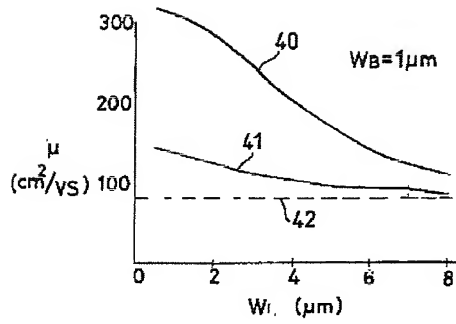
【図3】



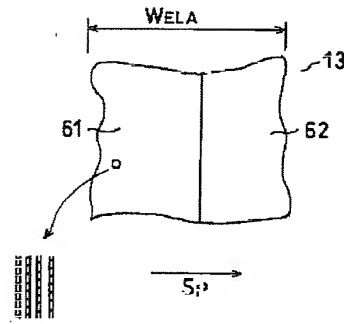
【図5】



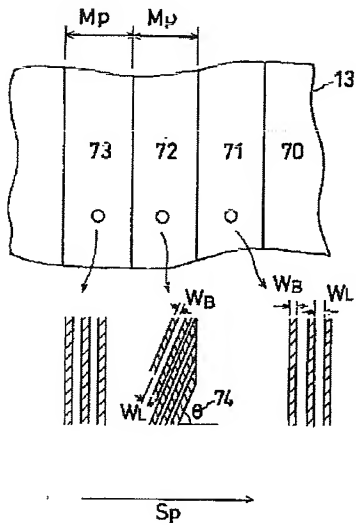
【図4】



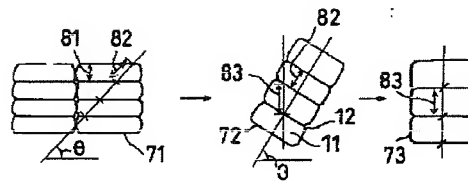
【図6】



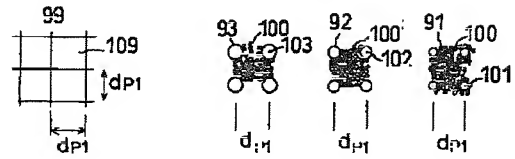
【図7】



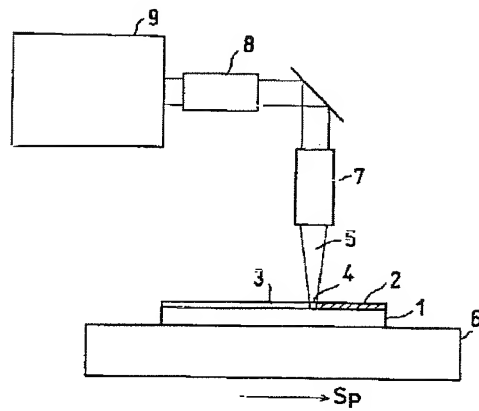
【図8】



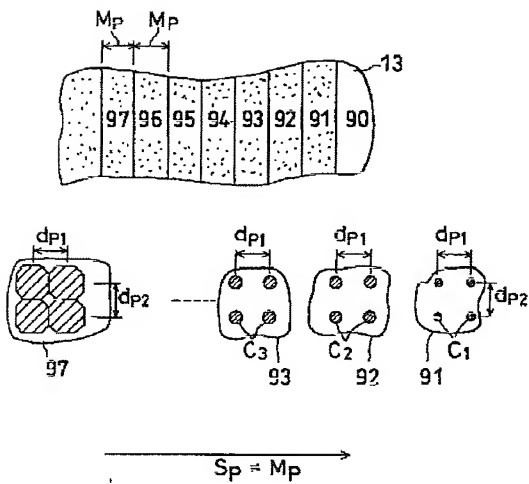
【図10】



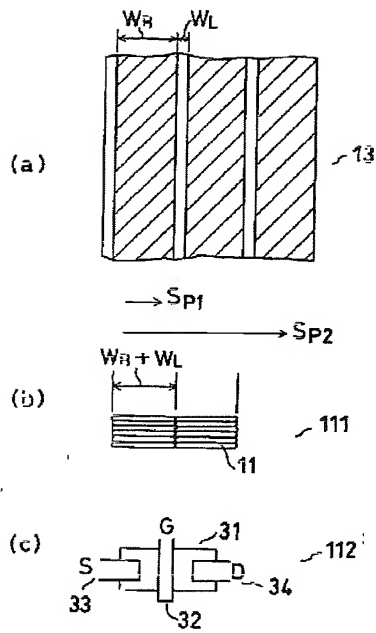
【図14】



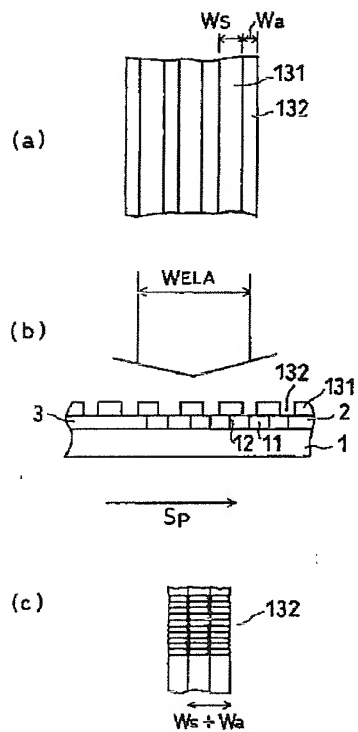
【図9】



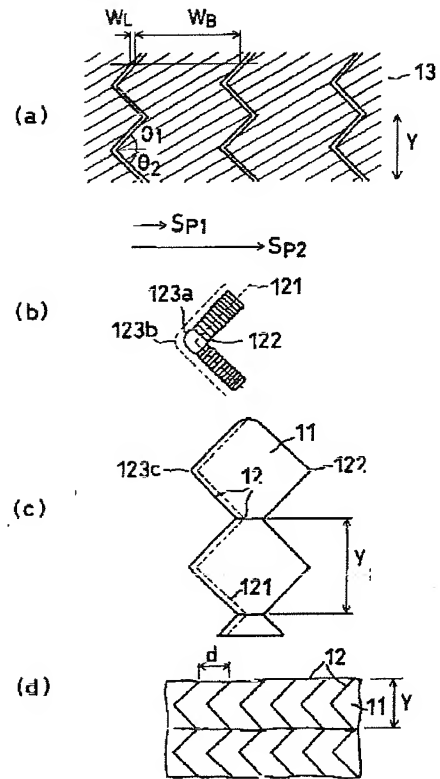
【図11】



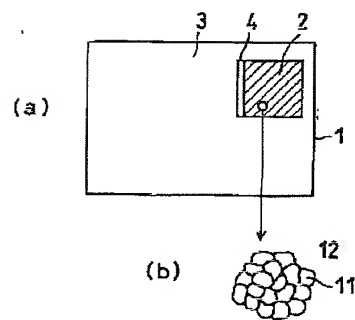
【図13】



【図12】



【図15】



【図 1 6】

